

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-036520

(43)Date of publication of application : 02.02.2000

(51)Int.Cl. H01L 21/60
H01L 21/56
H05K 1/18

(21)Application number : 11-085105

(71)Applicant : NEC CORP

(22)Date of filing : 29.03.1999

(72)Inventor : MURAKAMI ASAO

(30)Priority

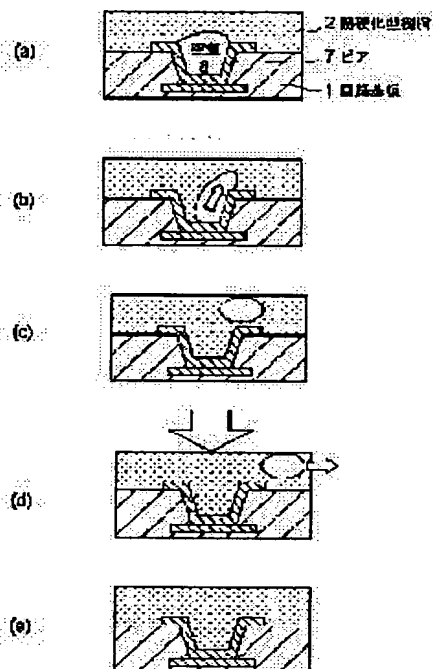
Priority number : 10132873 Priority date : 15.05.1998 Priority country : JP

(54) METHOD FOR MOUNTING FLIP CHIP AND DEVICE THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the reliability of the electric connection of a semiconductor device with a circuit board by preventing any void from being generated in a via formed at a circuit board or the recess of a solder resist formed in the surrounding of a mounting pad.

SOLUTION: Thermosetting resin 2 is supplied between a circuit board 1 and a semiconductor device such as an LSI, and air 8 is remaining in a via 7 of the circuit board. The thermosetting resin is injected into the via from a state (a) to a state of Fig. (b) according to ultrasonic vibration. The thermosetting resin is packed in the via in a state of Fig. (c) in a final stage. Thus, the remaining air can be replaced with the thermohardening resin, and excluded. The excluded air is remaining in the thermosetting resin between the circuit board 1 and the semiconductor element, and pushed out toward the outside part of the loading area of the semiconductor device according to pressurization to the thermohardening resin in an arrow direction in a state of Fig (d).



LEGAL STATUS

[Date of request for examination] 02.03.2000

[Date of sending the examiner's decision of rejection] 29.10.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-36520

(P2000-36520A)

(43) 公開日 平成12年2月2日(2000.2.2)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S
21/56		21/56	E
H 0 5 K 1/18		H 0 5 K 1/18	L

審査請求 未請求 請求項の数 8 O L (全 6 頁)

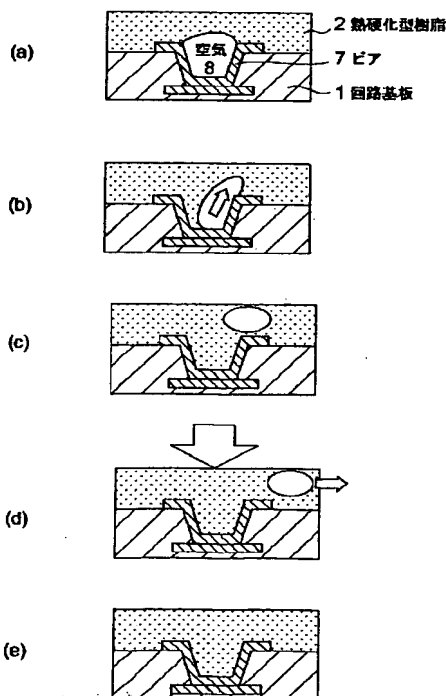
(21) 出願番号	特願平11-85105	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成11年3月29日(1999.3.29)	(72) 発明者	村上 朝夫 東京都港区芝五丁目7番1号 日本電気株式会社内
(31) 優先権主張番号	特願平10-132873	(74) 代理人	100082935 弁理士 京本 直樹 (外2名)
(32) 優先日	平成10年5月15日(1998.5.15)		
(33) 優先権主張国	日本 (J P)		

(54) 【発明の名称】 フリップチップ実装方法及び装置

(57) 【要約】

【課題】 回路基板に形成されたビアや実装用パッドの周辺に形成されたソルダーレジストの凹部にボイドが発生しないようにして、半導体素子と回路基板の電気的接続の信頼性の高いフリップチップ実装方法及び装置を提供する。

【解決手段】 回路基板1とLSI等の半導体素子の間に熱硬化型樹脂2が供給され、回路基板のビア7内に空気8が残留している。超音波振動により熱硬化型樹脂が、(a)の状態から(b)の状態へビア内へ浸入する。最終では、熱硬化型樹脂は、(c)の状態のように、ビア内に充填される。この結果、残留していた空気は、熱硬化型樹脂と置き換えられて排除される。このとき排除された空気は、回路基板と半導体素子の間で熱硬化型樹脂内に残留しているが、(d)に示される熱硬化型樹脂に対する矢印方向の加圧により半導体素子の搭載エリア外へ押し出される。



【特許請求の範囲】

【請求項1】 半導体素子と回路基板の接続を行う実装方法であって、前記回路基板上の実装部に熱硬化型の樹脂を供給する工程と、加熱ツールにより前記半導体素子を加熱した状態で前記半導体素子の電極を前記回路基板の電極上に搭載する工程と、搭載をした状態で前記ツール又は前記回路基板に超音波振動を与える工程と、前記加熱ツールにより前記熱硬化型樹脂を加熱加圧する工程とを含むことを特徴とするフリップチップ実装方法。

【請求項2】 前記半導体素子の電極と前記回路基板の電極の接続が金属拡散により行われることを特徴とする請求項1記載のフリップチップ実装方法。

【請求項3】 前記熱硬化型樹脂は即硬化性樹脂であることを特徴とする請求項1または2記載のフリップチップ実装方法。

【請求項4】 前記半導体素子に形成されるバンパ電極は尖状のテールを有することを特徴とする請求項1、2または3記載のフリップチップ実装方法。

【請求項5】 回路基板上の実装部に熱硬化型の樹脂を供給する手段と、加熱ツールにより半導体素子を加熱した状態で前記半導体素子の電極を前記回路基板の電極上に搭載する手段と、搭載をした状態で前記ツール又は前記回路基板に超音波振動を与える手段と、前記加熱ツールにより前記熱硬化型樹脂を加熱加圧する手段とを含むことを特徴とするフリップチップ実装装置。

【請求項6】 前記半導体素子の電極と前記回路基板の電極の接続が金属拡散により行われていることを特徴とする請求項5記載のフリップチップ実装装置。

【請求項7】 前記熱硬化型樹脂は即硬化性樹脂であることを特徴とする請求項5または6記載のフリップチップ実装方法。

【請求項8】 前記半導体素子に形成されるバンパ電極は尖状のテールを有することを特徴とする請求項5、6または7記載のフリップチップ実装装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、LSI等の半導体素子を回路基板上に搭載するフリップチップ実装方法及び装置に関するものである。

【0002】

【従来の技術】ベアチップを実装する工法として、圧接工法が提案されている。圧接工法は、はんだ又は導電性樹脂等の接合材料を供給する必要がなく、LSIと回路基板の間に充填する封止樹脂の収縮力により機械的な接触のみで、LSIの電極と回路基板上のパッドを電氣的に接続させるものである。

【0003】圧接工法の工程は、次のとおりである。まず、LSIを搭載される回路基板上の部分に封止樹脂を供給する。次に、この部分の上にLSIを搭載して加圧する。続いて、この状態で熱又は光を与え、封止樹脂を

硬化させ、LSIの電極と回路基板上のパッドを接続する。

【0004】特開昭63-151033号公報に記載された半導体装置の製造方法を図4に示す。

【0005】まず、図4(a)に示すように、配線基板11の導体配線12を有する面に、熱硬化型樹脂13を塗布する。

【0006】次に、図4(b)に示すように、LSIチップ14が有する突起電極15と導体配線12が一致するように、パルス加熱ツール16によりLSIチップ14を配線基板11に加圧する。LSIチップ14の加圧時に、導体配線12上にあった熱硬化型樹脂13は、周囲へ押し出され、突起電極15と導体配線12は、電氣的に接触する。この状態で、パルス加熱ツール16に電氣を通電し、パルス加熱ツール16を加熱し、熱硬化型樹脂13を硬化する。

【0007】続いて、図4(c)に示すように、パルス加熱ツール16の加熱解除の暫時後、温度が所定値以下に低下した時点で加圧を解除し、LSIチップ14を配線基板11に固着するとともに、LSIチップ14の突起電極15と導体配線12を電氣的に接続する。

【0008】特開平5-152359号公報には、封止中又は封止後の保護樹脂に対して微振動を与え、保護樹脂内に生じた気泡を大氣中に逃がすか又は気泡を最初から生じないようにすることにより、保護樹脂を微細な隙間へ浸入させるポッティング装置が、記載されている。

【0009】特開平8-153752号公報には、次のフリップチップ実装方法が、記載されている。まず、回路基板の実装用パッドが設けられた絶縁膜の溝に封止樹脂を充填する。次に、この状態で、加熱と真空脱泡、又は、超音波振動を与え、実装用パッドの周辺の気泡を除去する。続いて、不足分の封止樹脂を重ねて供給し、半導体素子を実装する。

【0010】

【発明が解決しようとする課題】前述した圧接工法では、LSIにより封止樹脂を押し広げながらLSIと回路基板の間に充填するため、封止樹脂は回路基板に形成されたビアや実装用パッドの周辺に形成されたソルダレジストの凹部に入り込みにくい。つまり、封止樹脂を押し広げるスピードが速い場合やビアや凹部が小さい場合には、封止樹脂がビアや凹部の中に充填されずに流れ去るため、空気がビアや凹部の中に残留することになる。圧接工法では、封止樹脂を押し広げた後に加熱して硬化させるが、これらの処理過程で残留した空気が膨張しLSIと回路基板の間に空隙部（以下「ボイド」という。）を形成する。ボイドは、LSIと回路基板の密着力の低下や封止樹脂の収縮力の低下等に起因するLSIと回路基板の電氣的な接続信頼性の低下を引き起こすため、完全な排除を要求されている。

【0011】特開平5-152359号公報記載のポッ

ティング装置では、ノズルから供給される保護樹脂に気泡が混入しないようにしたものであるが、回路基板の電極部の微小な溝に溜まる気泡を排除することは、困難である。また、LSIを回路基板に搭載するときに、バンパから保護樹脂に入り込む気泡を排除することができない。

【0012】特開平8-153752号公報記載のフリップチップ実装方法では、真空引き工程が必要であるため、作業に相当の時間がかかる。また、半導体素子を回路基板に搭載するときに封止樹脂に入り込む気泡を排除することができない。

【0013】そこで、本発明は、前述した従来の技術の課題を改良し、回路基板に形成されたビアや実装用パッドの周辺に形成されたソルダーレジストの凹部にボイドが発生しないようにし、半導体素子と回路基板の電気的な接続信頼性の高いフリップチップ実装方法及び装置を提供しようとするものである。

【0014】

【課題を解決するための手段】本発明は、前記課題を解決するため、次の手段を採用する。

【0015】1. 半導体素子と回路基板の接続を行う実装方法であって、前記回路基板上の実装部に熱硬化型の樹脂を供給する工程と、加熱ツールにより前記半導体素子を加熱した状態で前記半導体素子の電極を前記回路基板の電極上に搭載する工程と、搭載をした状態で前記ツール又は前記回路基板に超音波振動を与える工程と、前記加熱ツールにより前記熱硬化型樹脂を加熱加圧する工程とを含むフリップチップ実装方法。

【0016】2. 回路基板上の実装部に熱硬化型の樹脂を供給する手段と、加熱ツールにより半導体素子を加熱した状態で前記半導体素子の電極を前記回路基板の電極上に搭載する手段と、搭載をした状態で前記ツール又は前記回路基板に超音波振動を与える手段と、前記加熱ツールにより前記熱硬化型樹脂を加熱加圧する手段とを含むフリップチップ実装装置。

【0017】

【発明の実施の形態】本発明の第1の実施の形態例のフリップチップ実装方法のフローについて図1を参照して説明する。図1(a)～(g)は、それぞれフリップチップ実装工程を回路基板上の実装用パッド部で切断した状態を示す断面図である。以下、順次説明する。

【0018】(a)は、LSI3のアルミニウムパッド上にバンパ電極4を形成した状態である。本発明において使用するバンパ電極4の形成方法及びその形状は、限定されないが、本実施の形態例では、(a)に示すように、公知のボールボンド技術により、尖状のテールを有する形状に形成した。バンパ電極4の寸法は、高さを70 μ m、径を85 μ m、テール長を40 μ mに、それぞれ形成した。

【0019】(b)は、未実装の回路基板1である。本

発明において使用する回路基板1の基材の種類は、限定されないが、本実施の形態例では、ビルドアップ工法により製造されたプリント配線板を採用した。回路基板1上に実装用パッド5を採用した。この種のプリント配線板では、層間を接続する方法にフォトビアを採用する。この方法により得られたビア7は、貫通したスルーホールとは異なり、孔が下層部の深さで塞がっている。また、ビア7の径は、限定されないが、本実施の形態例では100 μ mに形成した。

【0020】(c)は、回路基板1上の搭載部に熱硬化型樹脂2を供給した状態である。樹脂の供給方法として、本実施の形態例では、スクリーン印刷工法を採用したが、これに限定されるものではなく、公知のディスペンサーを採用することもできる。また、熱硬化型樹脂2としては、エポキシ系の熱硬化型即硬化性樹脂で、硬化収縮率の値が熱膨張率の値より大きい樹脂を採用した。この樹脂は、200℃、30sec程度で硬化が完了する。

【0021】(d)は、所定の温度に加熱されたLSI3のバンパ電極4と図示しないヒータにより所定の温度に加熱された回路基板1上の実装用パッド5を位置合わせし、LSI3を回路基板1上に搭載する状態を示す。LSI3上には、パルス信号の供給を受けて加熱されるパルス加熱ツール6が搭載されている。

【0022】パルス加熱ツール6は、セラミック基体に抵抗体が形成されたもので、パルス信号を抵抗体に供給し設定温度になるようパルス幅を制御する温度制御機能を有するものである。

【0023】LSI3はこのパルス加熱ツール6により加熱される。LSI3と回路基板1を加熱する温度は、限定されないが、熱硬化型樹脂2の粘度が最も低下する温度が望ましく、本実施の形態例では、70℃とした。

【0024】また、搭載荷重は、LSI3の各バンパ電極4の尖状のテールの先端が回路基板1上の実装用パッド5に接触した程度の圧力でよい。この工程では、回路基板1上のビア7内には熱硬化型樹脂2が流れ込まず、空気8が残留する。

【0025】(e)は、LSI3を回路基板1上に搭載した後、パルス加熱ツール6に超音波振動を与えている状態である。パルス加熱ツール6に超音波振動を与えることにより、熱硬化型樹脂2も振動し、空気8が残留するビア7から空気8を排除し、熱硬化型樹脂2がビア7内に充填される。超音波の周波数は、50kHz以上が望ましいが、これに限定されるものではなく、熱硬化型樹脂2の粘性及び濡れ性並びに回路基板1の表面状態等により適宜設定される。

【0026】(f)は、LSI3を加熱加圧した状態である。ここで、加圧力は、全てのバンパ電極4の尖状のテールが実装用パッド5上で完全に潰れる程度とし、本実施の形態例では1つのバンパ電極当たり30gとし

た。また、加熱温度は、LSI3側200℃、回路基板1側80℃とし、保持時間は30secとした。

【0027】(g)は、以上の実装工程が終了した状態である。この結果、ボイドの発生がなく、熱硬化型樹脂2の収縮力によるバンパ電極4と実装用パッド5の接触による接続を行ったLSI3の実装基板を得る。

【0028】以上の実装工程において、図1(e)の超音波振動によりビア7内に残留する空気8が排除されてから、熱硬化型樹脂2がビア7内に充填されて、LSI3の実装基板を得るまでの動作を図2を参照して説明する。

【0029】図1(e)の超音波振動により熱硬化型樹脂2が、図2(a)の状態から図2(b)の状態へビア7の内壁を濡らして浸入する。最終では、熱硬化型樹脂2は、図2(c)のように、ビア7の内壁の全てを濡らして浸入する。この結果、ビア7内に残留していた空気8は、熱硬化型樹脂2と置き換えられて排除される。

【0030】このとき排除された空気8は、LSI3と回路基板1の間で熱硬化型樹脂2内に残留しているが、図2(d)に示される次工程(図1(f)の加熱加圧工程)の熱硬化型樹脂2に対する矢印方向の加圧によりLSI3の搭載エリア外へ押し出される。したがって、図2(e)に示されるように、LSI3と回路基板1の間には、空気8が残留しないので、ボイドの発生のないLSI3の実装基板を得ることができる。

【0031】次に本発明の第2の実施の形態例のフリップチップ実装方法のフローについて同じ図1を参照して説明する。図1(a)～(g)は、ここではそれぞれ第2の実施の形態例のフリップチップ実装工程を回路基板1の実装用パッド部で切断した状態を示す断面図となる。以下、順次説明する。

【0032】(a)は、LSI3のアルミニウムパッド上にバンパ電極4を形成した状態である。本発明において使用するバンパ電極4の形成方法及びその形状は、限定されないが、本実施の形態例では、(a)に示すように、公知のボールボンダ技術により、尖状のテールを有する形状に形成した。バンパ電極4の寸法は、高さを70μm、径を85μm、テール長を40μmに、それぞれ形成した。またこの材質は特に限定されるものではないが本実施例では純度99.99%の金とした。

【0033】(b)は、未実装の回路基板1である。本発明において使用する回路基板1の基材の種類は、限定されないが、本実施の形態例では、ビルドアップ工法により製造されたプリント配線板を採用した。回路基板1上に実装用パッド5を形成した。この実装用パッド5の表面仕上げを金めっきにより行い、その厚みを0.3μmとした。この表面処理金属の種類は特に限定されるものではないが、バンパ電極4のを構成する金属と容易に合金を形成できるものが望ましい。またこの種のプリント配線板では、層間を接続する方法にフォトビアを採用

する。この方法により得られたビア7は、貫通したスルーホールとは異なり、孔が下層部の深さで塞がっている。また、ビア7の径は、限定されないが、本実施の形態例では100μmに形成した。

【0034】(c)は、回路基板1上の搭載部に熱硬化型樹脂2を供給した状態である。樹脂の供給方法として、本実施の形態例では、スクリーン印刷法を採用したが、これに限定されるものではなく、公知のディスペンサーを採用することもできる。また、熱硬化型樹脂2としては、エポキシ系の熱硬化型即硬化性樹脂で、硬化収縮率の値が熱膨張率の値より大きい樹脂を採用した。この樹脂は、200℃で30sec程度で硬化が完了する。

【0035】(d)は、所定の温度に加熱されたLSI3のバンパ電極4と所定の温度に加熱された回路基板1上の実装用パッド5を位置合わせし、LSI3を回路基板1上に搭載する状態を示す。LSI3上には、パルス加熱ツール6が搭載されている。LSI3と回路基板1を加熱する温度は、限定されないが、熱硬化型樹脂2の粘度が最も低下する温度が望ましく、本実施の形態例では、70℃とした。

【0036】また、搭載荷重は、LSI3の各バンパ電極4の尖状のテールの先端が回路基板1上の実装用パッド5に接触した程度の圧力でよい。この工程では、回路基板1上のビア7内には熱硬化型樹脂2が流れ込まず、空気8が残留する。

【0037】(e)は、LSI3を回路基板1上に搭載した後、パルス加熱ツール6に超音波振動を与えている状態である。パルス加熱ツール6に超音波振動を与えることにより、熱硬化型樹脂2も振動し、空気8が残留するビア7から空気8を排除し、熱硬化型樹脂2がビア7内に充填される。超音波の周波数は、50kHz以上が望ましいが、これに限定されるものではなく、熱硬化型樹脂2の粘性及び濡れ性並びに回路基板1の表面状態等により適宜設定される。

【0038】(f)は、LSI3を加熱加圧した状態である。ここで、加圧力は、全てのバンパ電極4の尖状のテールが実装用パッド5上で完全に潰れる程度とし、本実施の形態例では1つのバンパ電極当たり30gとした。また、加熱温度は、LSI3側240℃、回路基板1側80℃とし、保持時間は30secとした。本実施例では加熱温度を240℃と第1の実施例に比べ高温にしたために、この時のバンパ電極4の変形と超音波振動および加熱加圧によりバンパ電極4と実装パッド5は金属拡散により接合する。

【0039】(g)は、以上の実装工程が終了した状態である。この結果、ボイドの発生がなく、金属接合による接続を行ったLSI3の実装基板を得る。

【0040】続いて、第2の実施の形態例において、LSI3搭載時に尖状形状のテールを持つバンパ電極4に

より実装用パッド5上の熱硬化性樹脂2が排除され、その後(e)の超音波振動と(f)の加熱加圧によりバンパ電極4と実装用パッド5の接合が得られるまでの動作を図3を参照し説明する。

【0041】図3(a)に示したように搭載時の位置合わせ時には実装パッド5上には熱硬化性樹脂2が存在すると思われる。搭載時に加圧が開始されると図3

(b)に示すように尖状形状のテールが熱硬化型樹脂2を掻き分けながら進み、その先端が実装用パッド5に接触する。ここから超音波振動を与え、更に加圧加熱工程で加圧が進むと、図3(c)に示すように尖状テールの先端が荷重により潰れ、点から面へと形状を変化させる。

【0042】この変形により実装パッド5上の熱硬化型樹脂2が完全に排除されフレッシュな金属面が現れ、併せて超音波振動と加熱加圧により金属拡散が進行し、バンパ電極4と実装パッド5の接触面が合金化し信頼性の高い接合を得ることができる。

【0043】本第1、2の実施の形態例では、LSI3側のパルス加熱ツール6に超音波振動を与えたが、回路基板1側に超音波振動を与えるように設計変更することができる。

【0044】また、本第1、2の実施の形態例では、図1(e)の超音波振動工程と(f)の加熱加圧工程は別時間であったが、同時でも良い。同時の場合、加熱加圧工程の方が処理時間が長く、超音波工程の方が早く終わる。

【0045】また、LSIの加熱ツールとしてパルス加熱ツールを使用した方が、温度制御ができるものであれば他の加熱ツールを利用しても良い。

【0046】また、加熱温度及び加圧力の具体的数値は、熱硬化型樹脂の材質により変更されるので、以上説明した実施の形態に限定されない。

【0047】また、本第1、2実施の形態例では、空気8は、回路基板1のビア7に残留する場合について説明したが、実装用パッド5の周辺に形成されたソルダーレジストの凹部にも空気が残留する。しかし、図1に示す工程によりソルダーレジストの凹部から空気を排除して、ここに熱硬化型樹脂を充填することができる。

【0048】

【発明の効果】本発明によれば、次の効果を奏することができる。

【0049】1. 回路基板に形成されたビアや実装用パッドの周辺に形成されたソルダーレジストの凹部から空気が排除されて、ここに熱硬化型樹脂が充填されるため、ボイドが発生しないので、半導体素子と回路基板の電気的接続の信頼性の高いフリップチップ実装方法及び装置を提供する。

【0050】2. 尖状テールバンパ電極の変形と超音波振動により半導体素子のバンパ電極と回路基板の実装用パッドが擦れてフレッシュな金属面が露出するため、加熱加圧により半導体素子のバンパ電極と回路基板上の実装用パッドの間で合金層が生成する。したがって、半導体素子と回路基板が、強固に接続する。

【図面の簡単な説明】

【図1】本発明の第1、第2の実施の形態例のフリップチップ実装方法のフローを示す断面図であり、バンパ形成から終了するまでの各工程を順次(a)～(g)に示す。

【図2】本発明の第1の実施の形態例のフリップチップ実装方法における要部のフローを示す断面図であり、ビア内に空気が残留している状態からLSIの実装基板を得るまでの各工程を順次(a)～(e)に示す。

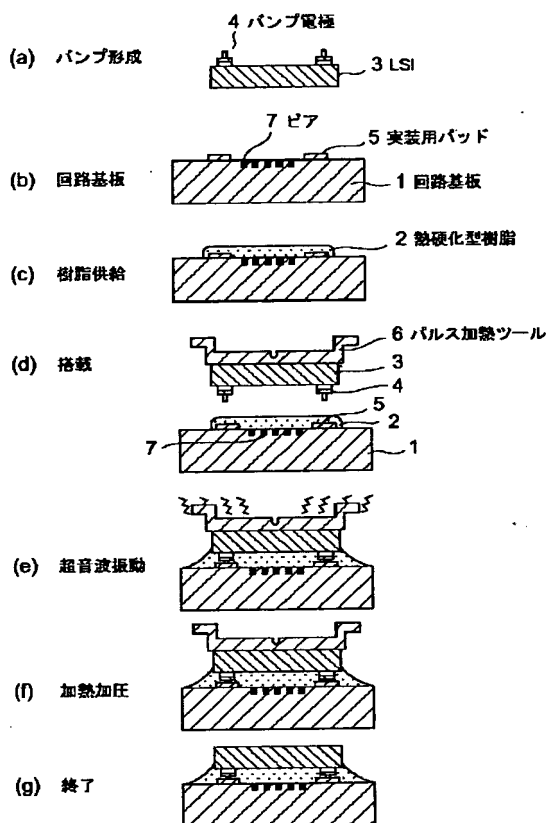
【図3】本発明の第2の実施の形態例のフリップチップ実装方法における要部のフローを示す断面図であり、LSIのバンパ電極と回路基板の実装用パッドが接合を得るまでの各工程を順次(a)～(e)に示す。

【図4】従来の一技術の半導体装置の実装方法のフローを示す断面図であり、開始から終了までの各工程を順次(a)～(c)に示す。

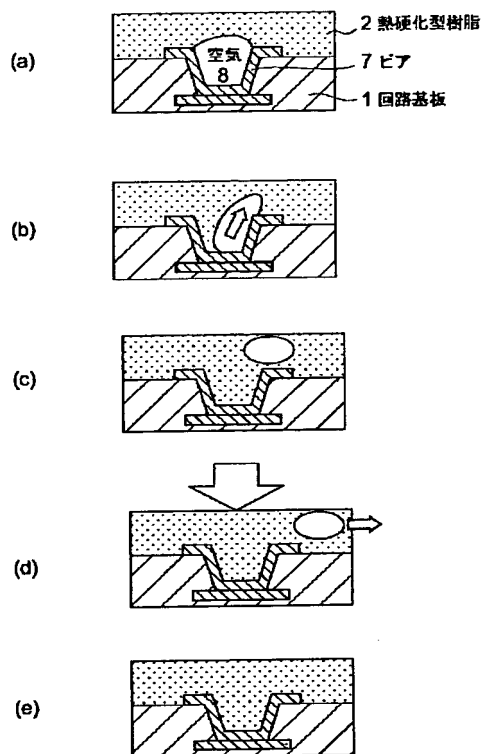
【符号の説明】

- 1 回路基板
- 2 熱硬化型樹脂
- 3 LSI
- 4 バンパ電極
- 5 実装用パッド
- 6 パルス加熱ツール
- 7 ビア
- 8 空気

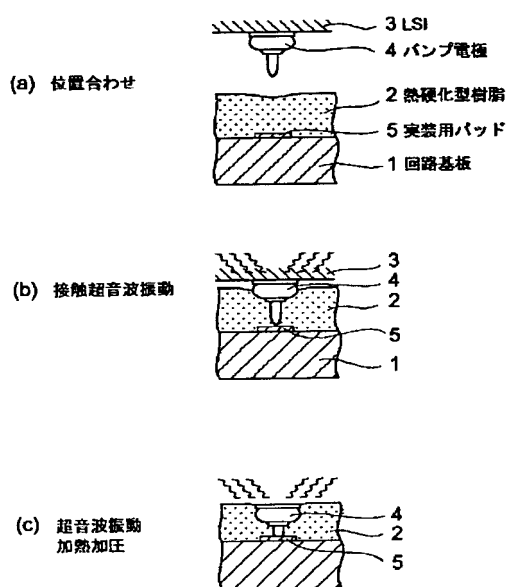
【図1】



【図2】



【図3】



【図4】

